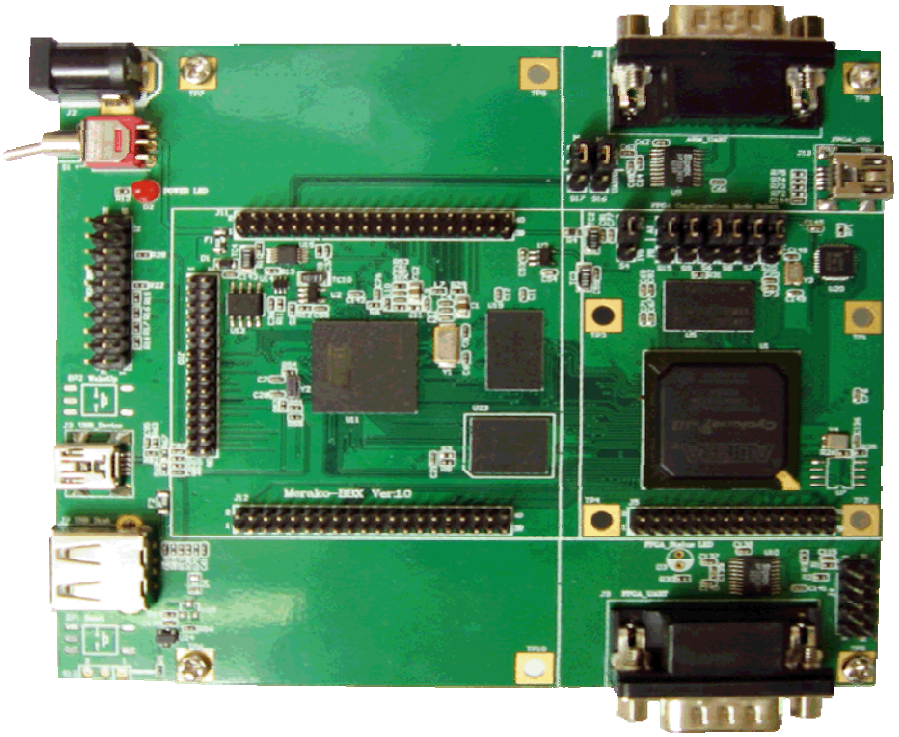
Merako 系列 GNSS 开源研发平台

Merako-BBX 使用说明书



深圳市华颖锐兴科技有限公司
HYRISING TECH CO., LTD

修订记录

序号	版本	日期	说明
1	V0R1	2009-09-12	初稿完成。
2	V1R0	2009-09-14	首版发布。
3	V2R0	2009-11-25	版本一次升级发布（增加扩展板结构示意图）

目 录

第 1 章 Merako 研发平台简介 4
1.1 背景 4
1.2 Merako 系列 GNSS 研发平台产品简介 4
第 2 章 Merako-BBX 研发平台系统架构 5
2.1 Merako-BBX 研发平台构成 5
2.1.1 硬件总体架构 5
2.1.2 硬件构成 6
2.2 Merako-BBX 研发平台的主要功能 7
第 3 章 Merako-BBX 平台硬件扩展接口 8
3.1 CPU 的扩展接口 8
3.2 FPGA 的扩展接口 9
3.3 扩展功能 10
3.4 扩展板结构示意图 11
第 4 章 Merako-BBX 平台应用举例 12
4.1 硬件准备 12
4.2 搭建硬件平台 13
第 5 章 后记 14

第1章 Merako 研发平台简介

1.1 背景

目前，导航定位作为一项基本服务已经逐渐深入到老百姓的日常生活中，各个电信运营商也正部署A-GPS网络来为用户提供与定位相关的增值服务。随着导航定位市场的扩大，越来越多的厂家和研究机构参与到全球卫星导航定位（GNSS）行业中来，这就要求有一个可扩展性、通用性好的研发平台，深圳市华颖锐兴科技有限公司的Merako系列GNSS开源研发平台正是在这种背景下应运而生。

华颖锐兴科技有限公司是一家专注于卫星导航定位产品研发的高科技公司，有丰富的GPS天线、模块研发经验，并且一直在从事具有自主知识产权的GPS技术研发工作，在研发过程中形成了较为成熟的GNSS研发平台，即：Merako平台，该平台采用软件无线电的方式搭建了一个通用性好、可扩展性强的GNSS研发平台。

为了推动我国卫星导航定位事业的发展和创新，降低我国的研究机构和厂家在逐渐探索GNSS技术过程中所花费的的各种研发成本，我们将Merako平台向业界完全公开，包含了软硬件全套资料和源码，希望能够和我国业界的各家兄弟单位一起发展壮大我国的卫星导航定位事业，实现双赢、多赢。

1.2 Merako 系列 GNSS 研发平台产品简介

Merako系列平台的目标在于通过软件无线电的方式来构建一个通用的GNSS 研发平台，从而为目前及未来各种GNSS 卫星系统的研发工作提供原型产品研发或学术研究工作的通用平台。

目前，该系列平台包含四个产品,分别为：

1、高集成度、单FPGA版本Merako-G1L；

2、高扩展性、FPGA+ARM版本Merako-G1E；

3、便于调试及性能评估的纯软件版本Merako-G1S；

4、高性能、高扩展性、可外接各种射频模块的大容量FPGA+ARM版本Merako-BBX。

上述系列产品中，Merako-BBX为单基带处理平台，具有强大的计算处理能力，并专门针对Merako系列的GNSS射频模块设计了专用射频-基带接口Merako-RF-INF。

本说明书是针对Merako-BBX研发平台的应用文档。

第2章 Merako-BBX 研发平台系统架构

本说明书描述Merako-BBX 研发平台的系统架构，包括硬件组成、架构设计、以及功能扩展。

2.1 Merako-BBX 研发平台构成

Merako-BBX为Merako系列平台的高性能版本，该平台的硬件架构由基带部分的FPGA、高性能ARM9 CPU芯片组成的Merako-BBX开发板构成，具有资源丰富、计算性能高、可扩展性强等特点。

2.1.1 硬件总体架构

Merako-BBX 研发平台总体架构如下图所示：

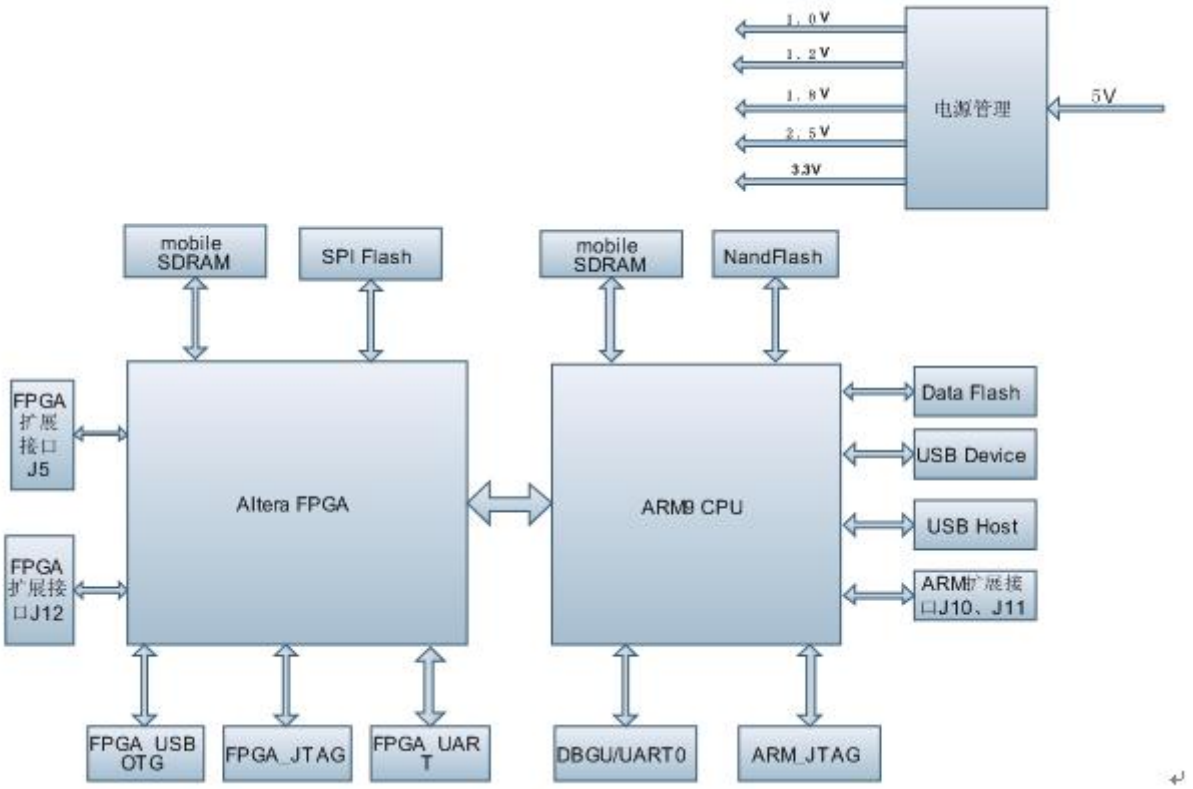


图 2-1 Merako-BBX 平台硬件总体架构

Merako-BBX GNSS硬件研发平台包括电源管理、基带处理、扩展电路三个单元。

电源管理单元对输入的5V电压进行转换，输出1.0V、1.2V、1.8V、2.5V、3.3V五路电源供其他单元使用。

基带处理单元的相关器部分基于Altera公司的EP3C80F484芯片实现，并通过自定义的并行接口和AT91SAM9G20 CPU进行通信。

基带处理单元的算法部分则由Atemel的ARM9芯片AT91SAM9G20完成，该芯片外置32Mbytes的Moblie SDRAM用于程序运行和32Mbytes的Flash Memory用于非易失性数据的存储；和外部的所有通信接口也都由该CPU芯片接出。

2.1.2 硬件构成

从Merako-BBX研发平台开发板（PCB板尺寸为121.6mm*108.5mm）的器件构成来说，主要包括：

- Altera CycloneIII EP3C80一片（可选配为EP3C40、EP3C55、EP3C120）；
- Atmel AT91SAM9G20 400MHz ARM9 CPU一片；
- Mobile SDRAM芯片2片，各32MByte，分别连接FPGA和ARM，总线宽度为32-bit的存贮器；
- 32Mbytes的NandFlash Memory一片，连接CPU；
- 64Mbytes的Data Flash一片，连接CPU；
- 8Mbytes的SPI Flash Memory一片，连接FPGA；
- JTAG接口2个，分别用于调试和下载FPGA逻辑及CPU程序；
- FPGA AS、PS配置接口（可选）一个；
- 5V电源插孔一个；
- RS232端口2个:1个用于CPU的DBGU/UART0（可通过跳线选择），另一个用于FPGA；
- CPU的USB Device 端口一个；
- CPU的USB Host 端口一个；
- FPGA USB OTG端口一个；
- Merako-RF-INF接口一个，可用于连接Merako系列GNSS射频模块。

具体的Merako-BBX研发平台的开发板如图2-2-2所示：

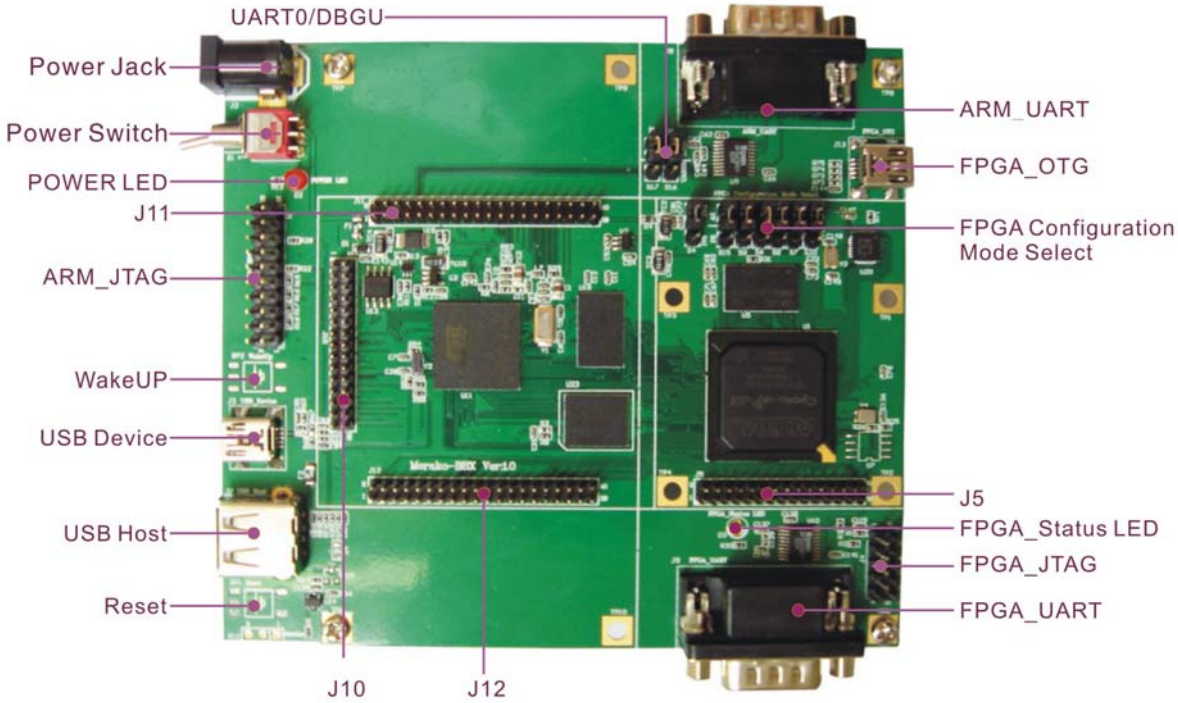


图2-2-2 Merako-BBX 研发平台开发板正面图

2.2 Merako-BBX 研发平台的主要功能

Merako-BBX 研发平台的主要功能包括：

- ARM USB Device；
- ARM USB Host；
- ARM RS232 串口 DBGU/UART0（通过跳线来选择 ARM DBGU 或者 UART0 口）；
- ARM JTAG 调试口；
- FPGA RS232 串口；
- FPGA USB OTG；
- FPGA JTAG 调试口；
- 其他扩展功能接口。

Merako-BBX开发板的FPGA可工作在AS和PS模式下。模式选择通过开发板上的FPGA Configuration Mode Select的指示来跳线。

在AS模式下，为FPGA EP3C80配置了32Mbyte的mobile SDRAM、8Mbyte的SPI FLASH、RS232串口、USB-TOG等。在该模式下，FPGA可脱离于ARM9独立工作，因此该板又可作为FPGA开发板，配合扩展的接口，又可实现更多功能，例如：LCD、VGA等。

在PS模式下，FPGA作为ARM9的一个外设。ARM9通过片选信号NCS2（PC11）来选通FPGA进而实现数据通信。

PS 模式下，FPGA 下载线与 ARM 的接口如下：

ARM_Pin	FPGA_Pin	Signal
PC0	K2	DCLK
PC1	K5	nCONFIG
PC2	K6	nSTATUS
PC3	K1	ADS0
PC8	M18	CONF_DONE

AS/PS 模式选择，通过开发板上 S6、S7、S8、S9、S15、S20 来跳线，跳线方式请按开发板上的指示进行。

第3章 Merako-BBX 平台硬件扩展接口

3.1 CPU 的扩展接口

开发板上J10、J11是ARM9的扩展接口，J10是AT91SAM9G20的PIOA部分I/O扩展接口，J11是AT91SAM9G20的PIOB I/O扩展接口，具体Pin脚定义见表2-1和表2-2。PIN脚位号见开发板上的丝印。

表 3-1 J10 Pin 脚定义

Pin 脚	定义		Pin 脚	定义
1	3.3V 输出		16	PA17
2	GND		17	PA18
3	PA4		18	PA19
4	PA5		19	PA20
5	PA6		20	PA21
6	PA7		21	PA22
7	PA8		22	PA23
8	PA9		23	PA24
9	PA10		24	PA25
10	PA11		25	PA26
11	PA12		26	PA27
12	PA13		27	PA28
13	PA14		28	PA29
14	PA15		29	PA30
15	PA16		30	PA31

表 3-2 J11 Pin 脚定义

Pin 脚	定义		Pin 脚	定义
1	5V 输出		21	PB16
2	电源地		22	PB17
3	5V 输出		23	PB18
4	电源地		24	PB19
5	PB0		25	PB20
6	PB1		26	PB21
7	PB2		27	PB22
8	PB3		28	PB23
9	PB4		29	PB24
10	PB5		30	PB25
11	PB6		31	PB26
12	PB7		32	PB27
13	PB8		33	PB28

14	PB9		34	PB29
15	PB10		35	PB30
16	PB11		36	PB31
17	PB12		37	3.3V 输出
18	PB13		38	电源地
19	PB14		39	3.3V 输出
20	PB15		40	电源地

3.2 FPGA 的扩展接口

开发板上的J5、J12是FPGA的扩展接口，具体具体Pin脚定义见表2-3、2-4

对于GNSS平台，J5主要用来外接GPS 射频板Merako-RF-G1,也可用来扩展其他功能。

表 3-3 J5 Pin 脚定义

Pin 脚	定义		Pin 脚	定义
1	3.3V 输出		16	电源地
2	RF_IO1		17	CLKIN_RF2
3	电源地		18	RF_IO11
4	RF_IO2		19	电源地
5	CLK_OUT2		20	RF_IO12
6	RF_IO3		21	CLK_OUT3
7	电源地		22	RF_IO13
8	RF_IO4		23	电源地
9	RF_IO5		24	RF_IO14
10	RF_IO6		25	RF_IO16
11	CLKIN_RF1		26	RF_IO15
12	RF_IO7		27	RF_IO18
13	RF_IO8		28	RF_IO17
14	RF_IO9		29	CLKIN_EX1
15	RF_IO10		30	RF_IO19

说明：

1、RF_IO1---RF_IO19为通用I/O;

2、CLK_OUT2和CLK_OUT3分别是FPGA PLL2、PLL3正输出端，也可用于通用I/O;

3、CLKIN_RF1、CLKIN_RF2、CLKIN_EX1为FPGA 时钟输入端;

4、端口逻辑电平问题：Pin29 CLKIN_EX1逻辑电压为3.3V，其他管脚的逻辑电压取决于开发板上S4的电平选择：若S4选3V3，则逻辑电压为3.3V，反之为1.8V。

表 3-4 J12 Pin 脚定义

Pin 脚	定义		Pin 脚	定义
1	3.3V 输出		21	EXT_IO19
2	电源地		22	EXT_IO20
3	EXT_IO1		23	EXT_IO21
4	EXT_IO2		24	EXT_IO22
5	EXT_IO3		25	EXT_IO23
6	EXT_IO4		26	EXT_IO24
7	EXT_IO5		27	EXT_IO25
8	EXT_IO6		28	EXT_IO26
9	EXT_IO7		29	EXT_IO27
10	EXT_IO8		30	EXT_IO28
11	EXT_IO9		31	EXT_IO29
12	EXT_IO10		32	EXT_IO30
13	EXT_IO11		33	EXT_IO31
14	EXT_IO12		34	EXT_IO32
15	EXT_IO13		35	EXT_IO33
16	EXT_IO14		36	EXT_IO34
17	EXT_IO15		37	EXT_IO35
18	EXT_IO16		38	EXT_IO36
19	EXT_IO17		39	CLK_OUT1
20	EXT_IO18		40	电源地

说明

1、EXT_IO1---EXT_IO36为通用I/O；

2、CLK_OUT1是FPGA PLL1正输出端，也可用于通用I/O；

3、端口逻辑电平问题：Pin 39 脚逻辑电压为3.3V，其他管脚的逻辑电压取决于开发板上S4的电平选择：若S4选3V3，则逻辑电压为3.3V，反之为1.8V。

3.3 扩展功能

Merako-BBX开发板除了提供的基本功能外，丰富的扩展接口可以为用户提供许多其他功能。

在ARM接口处，可以利用ARM的PIOA、PIOB通用I/O扩展Ethernet MAC 10/100 Base T、SD card 等功能，具体扩展功能请参照《AT91SAM9G20 datasheet》；

在FPGA接口处，Merako-BBX开发板引出了FPGA的PLL1，可以给外部电路提供时钟，结合FPGA的通用I/O可以扩展LCD、VGA、音频电路等功能，具体扩展功能可以由用户自行定义，I/O口的详细使用请参照Altera公司的《cyclone3_handbook》，可在http://www.altera.com网站上下载。

3.4 扩展板结构示意图

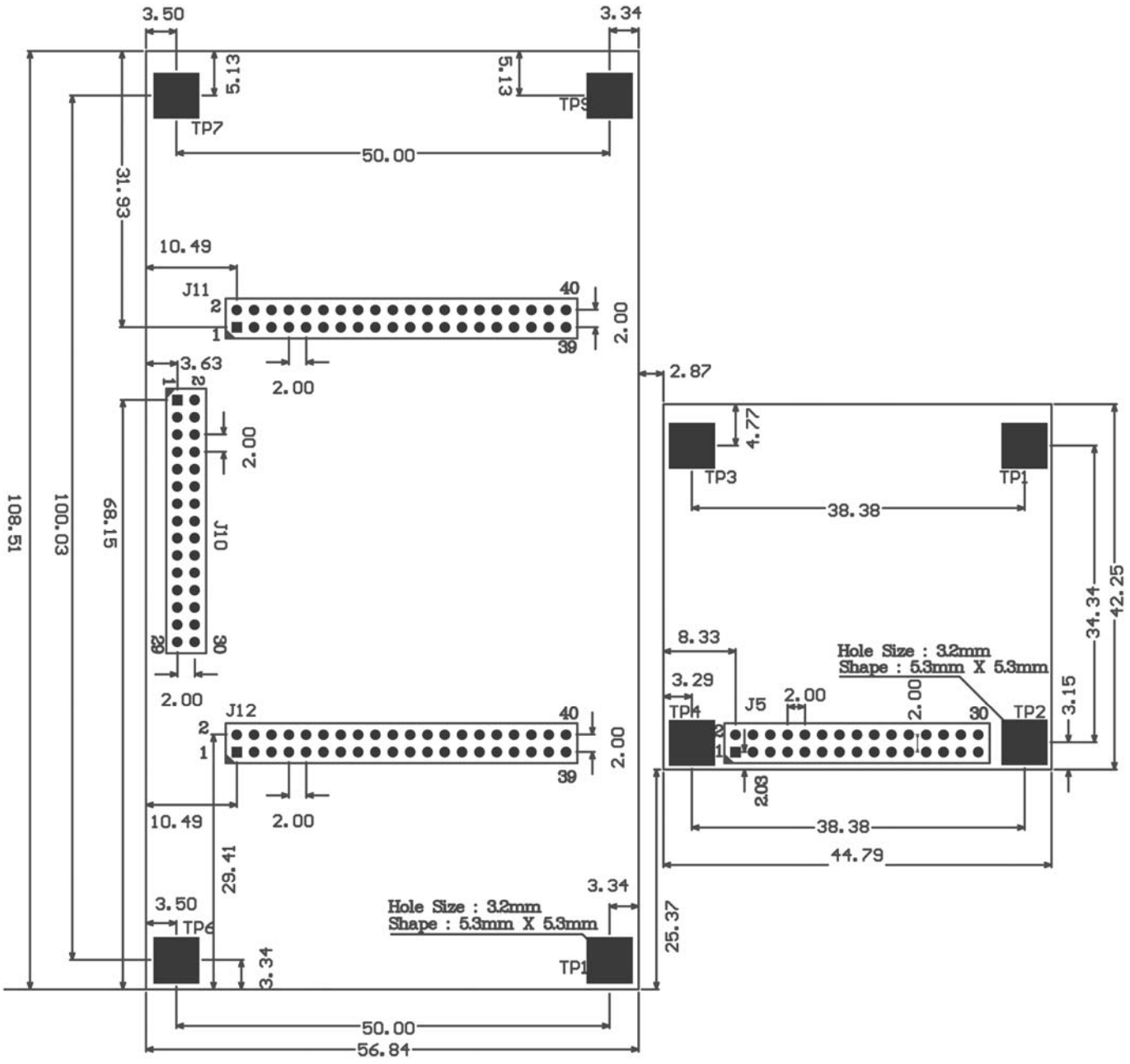


图 3-1 Merako-BBX GNSS 开发平台 扩展板结构示意图 单位（mm）

第4章 Merako-BBX 平台应用举例

鉴于Merako-BBX开发板强大的扩展功能，深圳市华颖锐兴科技有限公司在此基础上外接一块Merako-RF-G1射频小板开发了Merako-BBX-RF-G1 GNSS开发平台，该平台可实现对GPS、GLONASS、COMPASS以及GALILEO等GNSS系统的单频接收，并可同时接收两路射频信号。

Merako-BBX-RF-G1的装配图如下：

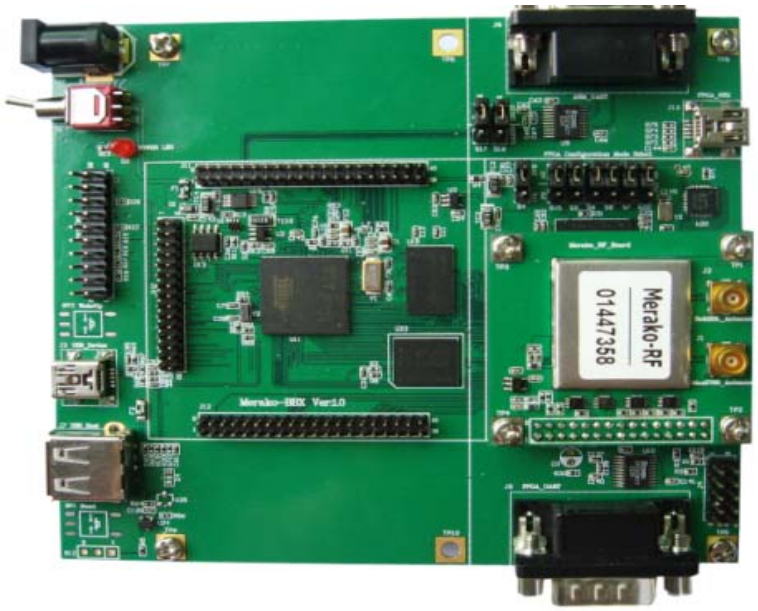


图 4-1 Merako-BBX-RF-G1 GNSS 开发平台

4.1 硬件准备

Merako-BBX-RF-G1研发平台的硬件主要包括：

1） Merako-BBX开发板1块；

2） Merako-RF-G1射频板1块；

3） 高灵敏度、高精度单频GPS天线1个；

4） 连接GPS天线和Merako-BBX研发平台开发板之射频电缆1根；

5） Altera USB-Blaster （Rev.B以上）JTAG仿真电缆连接线1根；

6） ARM仿真器J-Link电缆一根；

7） RS232连接线1根；

8) 5V供电电源1个；

9) 带有RS232接口的计算机1台。

4.2 搭建硬件平台

1) 将Merako-BBX研发平台开发板在实验桌上放好，并将Merako-RF-G1射频板通过4个螺钉柱固定在Merako-BBX开发板上；

2) 检查电源，并将+5V电压电源连结至开发板电源位置；

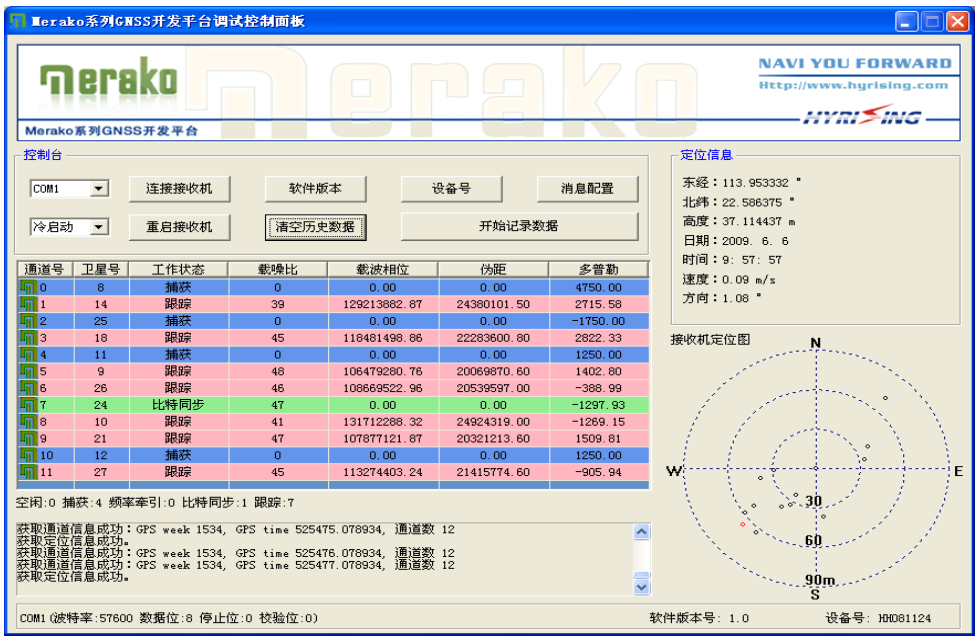
3) 将Merako-BBX研发平台自带的高灵敏度、高精度GPS天线放在室外可看到开阔天空的位置，并通过射频电缆连接天线和Merako-BBX研发平台开发板（Merako-BBX GNSS研发平台具有两个射频接口，根据其在板上的位置用Se4120L Antenna和MAX2769 Antenna区分，可任意选择一个接口连接.具体使用请参见深圳市华颖锐兴科技有限公司的《Merako-RF-G1使用说明书》。

4) 将RS232连接线连接Merako-BBX开发板和PC机；

5) 将Altera JTAG调试连接线连接至PC的USB接口和板上的FPGA JTAG接口上；

6) 将J-Link调试连接器连接至PC的USB接口和板上的ARM JTAG接口上；

7) 烧录代码后，打开PC端监控程序Merako-Console，即可以看到工作的状态，如下图所示：



通道号	卫星号	工作状态	载噪比	载波相位	伪距	多普勒
0	8	捕获	0	0.00	0.00	4750.00
1	14	跟踪	39	129213882.87	24380101.50	2715.58
2	25	捕获	0	0.00	0.00	-1750.00
3	18	跟踪	45	118481498.86	22283600.80	2822.33
4	11	捕获	0	0.00	0.00	1250.00
5	9	跟踪	48	106479280.76	20069870.60	1402.80
6	26	跟踪	46	108669522.96	20539597.00	-388.99
7	24	比特同步	47	0.00	0.00	-1297.93
8	10	跟踪	41	131712288.32	24924319.00	-1269.15
9	21	跟踪	47	107877121.87	20321213.60	1509.81
10	12	捕获	0	0.00	0.00	1250.00
11	27	跟踪	45	113274403.24	21415774.60	-905.94

图 4-2 Merako-BBX-RF-G1 GNSS 开发平台的 PC 端监控程序

第5章 后记

Merako-BBX开发板的其他功能，用户可以依据自己的需求随心开发，来满足自己的需求。此板是ARM9+FPGA的组合板，既可以作为单纯的ARM9开发板又可作为FPGA开发板，还可以作为ARM9+FPGA开发板。相信各位在使用过程中，能够真正体会到此板的强大功能。